

Wstęp

Rozdział I. Standardy EIA szeregowej transmisji danych

- 1.1. RS-232C
 - o 1.1.1. Komunikacja urządzeń przez łącze komutowane i asynchroniczne modemy
 - o 1.1.2. Operacje interfejsu RS-232C na łączu dzierżawionym
 - o 1.1.3. Transmisja synchroniczna
 - o 1.1.4. Sygnały wtórne, protokół XON/XOFF
 - o 1.1.5. Połączenia pomiędzy urządzeniami w interfejsie RS-232C
 - o 1.1.6. Złącza interfejsu RS-232C
 - o 1.1.7. Parametry elektryczne sygnałów
- 1.2. Sterownik interfejsu szeregowego komputerów klasy IBM PC AT
 - o 1.2.1. Rejestry sterownika interfejsu szeregowego
 - o 1.2.2. Przygotowanie sterownika do pracy
 - o 1.2.3. Nadawanie i odbiór znaków
 - o 1.2.4. Procedury BIOS-u przeznaczone do obsługi kanału szeregowego
 - o 1.2.5. Inicjalizacja portu szeregowego instrukcją mode
 - o 1.2.6. Przykładowe procedury obsługi portu szeregowego w języku Turbo C
- 1.3. RS-423A
- 1.4. RS-422A
- 1.5. RS-485
- 1.6. Porównanie standardów EIA
- 1.7. Zestawienie wybranych typów nadajników i odbiorników
- 1.8. Pętla prądowa

Rozdział II. ICSBUS

- 2.1. Konfiguracja systemu ICSBUS
 - o 2.1.1. Struktura magistrali ICSBUS
 - o 2.1.2. Organizacja urządzeń współpracujących z magistralą ICSBUS
- 2.2. Organizacja komunikatów
- 2.3. Lista rozkazów zdalnych
- 2.4. Protokół komunikacyjny
 - o 2.4.1. Zgłaszanie żądania obsługi
 - o 2.4.2. Wykrywanie kolizji
 - o 2.4.3. Zabezpieczenie przed permanentnym nadawaniem
 - o 2.4.4. Format jednostki informacyjnej w interfejsie ICSBUS
 - o 2.4.5. Charakterystyka elektryczna i mechaniczna interfejsu ICSBUS
- 2.5. Połączenia w interfejsie ICSBUS
- 2.6. Zastosowania interfejsu ICSBUS

Rozdział III. MODBUS

- 3.1. Transakcje w systemie MODBUS
- 3.2. Ramka w systemie MODBUS
 - o 3.2.1. Ramka w trybie ASCII
 - o 3.2.2. Ramka w trybie RTU
 - o 3.2.3. Charakterystyka pól ramki
- 3.3. Generacja słów zabezpieczających LRC i CRC

- o 3.3.1. Wyznaczanie LRC
 - o 3.3.2. Wyznaczanie CRC
- 3.4. Format znaku przy transmisji szeregowej
- 3.5. Przerwanie transakcji
- 3.6. Funkcje w interfejsie MODBUS

Rozdział IV. TOKENBUS

- 4.1. Pierścień logiczny
- 4.2. Format ramki w systemie TOKENBUS
- 4.3. Funkcje MAC w systemie TOKENBUS
- 4.4. Inicjalizacja pierścienia logicznego
- 4.5. Dołączanie stacji do pierścienia logicznego
- 4.6. Opuszczanie pierścienia logicznego
- 4.7. Zarządzanie błędami
- 4.8. Przekazywanie tokena
- 4.9. Kontroler interfejsu TOKENBUS
 - o 4.9.1. Odniesienie do standardu IEEE 802.4
 - o 4.9.2. Schemat funkcjonalny TBC
 - o 4.9.3. Interfejs TBC - mikroprocesor nadrzędny
 - o 4.9.4. Struktura bloku statusowego i rozkazowego kontrolera TBC
 - o 4.9.5. Struktura bloku adresowego ramek nadawanych
 - o 4.9.6. Struktura bufora ramek nadawanych
 - o 4.9.7. Struktura bufora ramek odbieranych
 - o 4.9.8. Natychmiastowa odpowiedź
 - o 4.9.9. Organizacja stacji TOKENBUS
- 4.10. Modem
 - o 4.10.1. Typy modemów pracujących w paśmie podstawowym
 - o 4.10.2. TOKENBUS modem SAB 82511
 - o 4.10.3. Interfejs do kontrolera TBC
 - o 4.10.4. Interfejs kabla transmisyjnego
 - o 4.10.5. System z nadmiarową linią transmisyjną

Rozdział V. I2CBUS

- 5.1. Ogólna charakterystyka interfejsu I2CBUS
- 5.2. Magistrala szeregową
- 5.3. Synchronizacja wymiany danych na magistrali I2CBUS
- 5.4. Arbitraż
- 5.5. Przebieg transmisji
- 5.6. Adresowanie urządzeń
- 5.7. Metody podłączania urządzeń do magistrali
- 5.8. Parametry elektryczne i czasowe
- 5.9. Sterownik interfejsu I2CBUS
 - o 5.9.1. Budowa sterownika
 - o 5.9.2. Działanie sterownika interfejsu SIO

Rozdział VI. D2BUS

- 6.1. Charakterystyka ogólna

- 6.2. Arbitraż
- 6.3. Ramka w systemie interfejsu D2BUS
 - o 6.3.1. Bit startu
 - o 6.3.2. Pole bitów określających tryb transmisji
 - o 6.3.3. Pole adresu mastera
 - o 6.3.4. Pole adresu jednostki slave
 - o 6.3.5. Pole bitów kontrolnych
 - o 6.3.6. Pole danych
- 6.4. Protokół bitowy
 - o 6.4.1. Bit startu
 - o 6.4.2. Bit arbitrażowy
 - o 6.4.3. Bit "jednostka master do jednostki slave"
 - o 6.4.4. Bit "jednostka slave do jednostki master"
- 6.5. Wykorzystanie bitów w protokole D2BUS
- 6.6. Charakterystyka czasowa bitów
- 6.7. Parametry elektryczne sygnałów na magistrali D2BUS