

Rozdział 1. Komunikacja procesora z innymi elementami architektury komputera (13)

- Procesor (13)
 - o Przetwarzanie rozkazów (15)
 - RISC i CISC (15)
 - Pipeline (16)
 - Techniki przyspieszania (19)
 - o Dostęp do pamięci (26)
 - Adresowanie (28)
 - Stronicowanie (30)
- Caching (31)
 - o Topologie (32)
 - Organizacja pamięci podręcznej (35)
 - Pamięć podręczna procesora 80386 (37)
 - o Zakres pokrywany przez pamięć podręczną (41)
 - o Obsługa przestrzeni adresowej I/O (43)
 - Procesor 8086 (44)
 - Procesory 80386 i 80486 (44)
 - Pentium (45)
 - o Funkcje kontrolne i sterujące (45)
 - BIST (46)
 - Kontrola TLB (46)
 - Kontrola pamięci podręcznej (46)
 - Przejście w stan wysokiej impedancji (46)
 - JTAG (47)
 - o Częstotliwość taktowania (49)
 - o Zasilanie (51)
- Przegląd architektury procesorów (54)
 - o Procesory AMD (55)
 - Rodzina K5 (55)
 - Rodzina K6 (58)
 - Rodzina K6-2 (60)
 - Rodzina K6 III (63)
 - Model K7 (64)
 - o Procesory Cyrix (69)
 - Rodzina 6x86 (M1) (69)
 - Rodzina M2 (72)
 - o Procesory Intel (75)
 - Rodzina Pentium (75)
 - Pentium MMX (77)
 - Pentium Pro (78)
 - Pentium II (82)
 - Celeron (87)
 - Celeron A (Mendocino) (89)
 - Pentium II Xenon (91)
 - Pentium III (92)
 - Pentium III Xenon (98)
 - Itanium (100)
 - o Procesory IDT (100)
 - WinChip C6 (100)

- WinChip 2 (102)
- o Rise mP6 (104)
- o Jak rozpoznać typ procesora (106)
 - Czy procesor jest zgodny z układem 80286 lub lepszym (106)
 - Procesor 8086/88 czy 80186/88 (107)
 - Procesor 80286 (107)
 - Procesor 80386 (108)
 - Procesor 486 czy Pentium (108)
- Koprocesory (108)
 - Koprocesor 8087 (109)
 - Koprocesor 80287 (110)
 - Koprocesor 80387 (110)
 - Koprocesor i487SX (111)
- o Jak rozpoznać typ koprocesora (111)
 - Czy w systemie jest koprocesor (112)
 - Koprocesor 8087 (113)
 - Koprocesor 80287 czy 80387 (113)
- Architektura komputera PC/XT (113)
 - o Dostęp do przestrzeni wejścia-wyjścia (114)
 - o Procesory 8086 i 8088 (115)
 - Procesor 8086 (115)
 - Procesor 8088 (119)
 - o Kontroler 8288 (119)
 - o Elementy składowe architektury komputera XT (121)
 - o Ośmiobitowa magistrala zewnętrzna (125)
- Architektura komputera AT (127)
 - o Procesor 80286 (130)
 - o Magistrala zewnętrzna (16-bitowa) (132)
- Architektura komputerów 386, 486 i Pentium (135)
 - o EISA (Extended Industry Standard Architecture) (137)
 - Wieloprocessorowość (137)
 - Magistrala zewnętrzna (137)
 - Kontroler DMA (138)
 - Kontroler przerwań sprzętowych (138)
 - Kontroler magistral (138)
 - Pamięć konfiguracji (139)
 - o MCA (Micro Channel Architecture) (139)
 - o VESA Local Bus (141)
 - o Magistrala PCI (Peripheral Component Interconnect) (143)
 - Magistrala zewnętrzna (155)
 - Kontroler przerwań sprzętowych (155)
 - Pamięć konfiguracyjna urządzeń PCI (157)
 - Mechanizmy dostępu do pamięci konfiguracyjnej (171)
 - Autokonfiguracja urządzeń PCI (174)
 - o Magistrala AGP (Accelerated Graphics Port) (174)
 - Sygnały magistrali AGP (180)
 - AGP w teorii (184)
 - AGP w praktyce (190)
 - o Systemy wieloprocessorowe (194)
 - Architektura MPP (195)

- Architektura UMA (196)
- Komunikacja z pamięcią (197)
- Buforowa pamięć podręczna (Cache) (198)
- Obsługa układów peryferyjnych (202)
- Architektura komputerów przenośnych (209)
 - o Złącze PCMCIA (210)

Rozdział 2. Procesor z rozszerzeniem MMX (211)

- Zmiany w architekturze (211)
 - o Rozpoznanie procesora P55C (213)
 - o Nowe rejestry (214)
 - o Nowe typy danych (217)
 - o Nowe rozkazy (217)
 - Przykład działania: rozkaz PACKUSWB (220)
 - Przykład działania: rozkaz PADDDSW (221)
- Przykłady zastosowań (222)
 - o Blue-Box (223)
 - o Przetwarzanie pliku WAV (224)

Rozdział 3. Układy pamięci PC (225)

- Pamięci dynamiczne (226)
 - o Tryb konwencjonalny (227)
 - Odczyt (227)
 - Zapis (228)
 - o FPM (Fast Page Mode) (228)
 - Odczyt (229)
 - Zapis (229)
 - o EDO (Extended Data Out) (230)
 - Odczyt (230)
 - Zapis (230)
 - o BEDO (Burst EDO) (231)
 - o Porównanie (232)
 - o SDRAM (232)
 - Linie zewnętrzne (235)
 - Rozkazy SDRAM (237)
 - Organizacje logiczne kostek SDRAM (242)
- Moduły pamięci (244)
 - o Moduły SIMM-30 (SIP) (244)
 - o Moduły SIMM PS/2 (246)
 - SIMM PS/2 bez parzystości (FPM i EDO) (246)
 - SIMM PS/2 36-bitowy (249)
 - System rozpoznawania modułów SIMM (250)
 - o Moduły DIMM (251)
 - Buforowane DIMM DRAM (251)
 - Niebuforowane DIMM DRAM (253)
 - Niebuforowane DIMM SDRAM (255)
 - Rozpoznawanie modułu DIMM (260)
 - o Systemy oznaczeń układów (263)

- Układy DRAM (263)
 - Układy SDRAM (266)
- Odświeżanie (271)
 - RAS Only (273)
 - CBR (CAS before RAS) (273)
 - Hidden (275)
- Wykrywanie błędów i ich korekcja (276)
 - o Błędy powtarzalne (HE) (277)
 - o Błędy sporadyczne (SE) (277)
 - o Kontrola parzystości (278)
 - o Kontrola ECC (279)
- Układy pamięci magistrali 100 MHz (280)
 - o Moduł (281)
 - o Układy pamięci SDRAM PC-100 (282)
 - o Pamięć konfiguracyjna (SPD) (288)
 - o Moduły buforowane PC-100 (288)

Rozdział 4. System obsługi przerwań sprzętowych (293)

- Układ scalony 8259A (295)
- Cykl przyjęcia zgłoszenia (296)
- Kaskadowe łączenie kontrolerów przerwań (297)
 - o Fazy obsługi przerwań od układu Slave (299)
- Programowanie kontrolera przerwań (300)
 - o Inicjowanie pracy układu (300)
- Polling (305)
- Przerwanie niemaskowalne (NMI) (305)

Rozdział 5. Kontroler DMA (307)

- Układ scalony 8237A (308)
- Tryby pracy kontrolera DMA (311)
- Kaskadowe łączenie układów 8237A (312)
- Programowanie kontrolerów DMA (313)
- Adresy portów kontrolerów DMA w komputerze IBM PC/XT (314)
- Adresy portów kontrolerów DMA w komputerze IBM PC/AT (315)
- Budowa rejestrów wewnętrznych (317)
- Przebieg transmisji (321)
 - o Komputer IBM PC (321)
 - o Komputer IBM PC/XT (322)
 - o Komputer IBM PC/AT (322)
 - Kanały 16-bitowe (323)
- Układ odświeżania pamięci (324)

Rozdział 6. Kontroler napędu dysków elastycznych (327)

- Zapis informacji na dyskietce (327)
- Fizyczna organizacja danych na dyskietce (329)
- Programowanie operacji dyskowych z poziomu systemu MS-DOS (332)
- Obsługa dysków za pomocą funkcji BIOS (336)

- Bezpośredni dostęp do kontrolera napędu dysków elastycznych (345)
 - o Rejestry kontrolera napędu dysków elastycznych (346)
- Cykl rozkazowy kontrolera (348)
 - o Faza przygotowawcza (348)
 - o Faza przekazywania rozkazu (349)
 - o Budowa przykładowego rozkazu - rozkaz RS (Read Sector) (349)
 - o Alternatywne metody transmisji danych (355)
- Uwzględnianie mechanicznych własności napędu (356)
- Zastosowanie kodów CRC (358)

Rozdział 7. Obsługa dysku twardego (361)

- Budowa kontrolera (361)
- Systemy kodowania MFM i RLL (362)
- Fizyczna organizacja danych i formatowanie (365)
 - o Formatowanie wysokiego poziomu (366)
 - o Formatowanie niskiego poziomu (366)
- Błędy i ich korekcja (367)
- Standard AT-BUS (372)
 - o Logiczny opis złącza (373)
 - o Złącze fizyczne (374)
 - o Dostęp CPU do dysku AT-BUS (378)
 - o Cykl programowania kontrolera (385)
 - Faza przekazywania rozkazu (385)
 - Faza przekazywania danych (385)
 - Faza końcowa (387)
 - Przykład realizacji rozkazu CZYTAJ SEKTOR (388)
 - Przykład realizacji rozkazu samoidentyfikacji dysku (Device Identify) (390)
 - o Funkcje oszczędnościowe (394)
 - System automatyczny (394)
 - Rozkazy specjalne (395)
- Standard EIDE (399)
 - o Zwiększenie zakresu pojemności dysków (401)
 - Bariera 504 MB (402)
 - Metody omijania bariery 504 MB (404)
 - Bariera 2 GB (407)
 - System FAT (bariera 2 047 MB) (407)
 - Bariera 4 GB (408)
 - Windows NT - bariera 4 GB (408)
 - Bariera 8 GB (408)
 - Straty pojemności (410)
 - Przekraczanie bariery 8 GB (410)
 - o Prędkości transmisji danych (412)
 - Tryby PIO (413)
 - Tryby DMA (413)
 - Tryb Ultra DMA/33 (417)
 - Tryb Ultra DMA/66 (420)
 - o Zwiększenie liczby urządzeń (422)
 - o Poszerzenie oferty urządzeń IDE (422)

- o Nowe rozkazy (423)
- o Blok informacyjny po komendzie IDENTIFY (423)
- Standard SCSI (424)
 - o Ogólny opis systemu (424)
 - o Realizacja magistrali (427)
 - SCSI w komputerach PC (431)
 - o Organizacja pracy magistrali SCSI (443)
 - Fazy pracy magistrali (444)
 - Transfer danych w fazach informacyjnych (459)
 - Sytuacje wyjątkowe (468)
 - Rozkazy systemowe (470)
 - Informacja statusowa (475)
 - Komunikaty (476)
 - System wskaźników (482)
 - o Przykładowa wymiana danych (484)

Rozdział 8. Karty graficzne (489)

- Przegląd kart graficznych (489)
- Omówienie kart graficznych EGA, VGA i SVGA (491)
 - o Tryby tekstowe (496)
 - o Tryby graficzne (497)
 - o Tryby zapisu i odczytu pamięci obrazu (498)
 - o Standard VESA (499)
- Rejestry sterowników EGA/VGA (501)
 - o Rejestry zewnętrzne (external/general registers) (502)
 - o Układ sekwencyjny (sequencer) (504)
 - o Układ graficzny (graphics controller) (507)
 - o Układ sterowania atrybutem (attribute controller) (512)
 - o Przetwornik cyfrowo-analogowy (digital to analog converter) (517)
 - o Układ sterowania wyświetlaczem (CRT controller) (520)
- Funkcje BIOS obsługujące karty graficzne (530)
 - o Funkcje określające tryb pracy i ogólne parametry sterownika (531)
 - o Funkcje dostępu do ekranu (535)
 - o Funkcje służące do definiowania kolorów (539)
 - o Funkcje generatora znaków (547)
 - o Funkcje konfigurujące sterownik (555)
 - o Funkcje uzupełniające (559)
 - o Dodatkowe funkcje obsługiwane przez VESA-BIOS (568)
- Przykłady zastosowania funkcji BIOS-u kart graficznych (574)
 - o Rozpoznanie typu karty graficznej (574)
 - o Sprawdzenie ilości pamięci zainstalowanej na karcie graficznej (575)
 - o Zmiana wyglądu znaku (575)

Rozdział 9. Grafika PC w dobie multimediiów (577)

- Przetwarzanie sekwencji wideo (578)
 - o Sprzętowe wspomaganie funkcji wideo (579)
 - o Interfejs programowy (581)
 - o Format MPEG (583)

- Dekodowanie (585)
 - Kodowanie (587)
- Przetwarzanie scenerii 3D (589)
 - o Schemat przetwarzania obiektów 3D (590)
 - o API (592)
 - o Geometry Engine (593)
 - Tłumaczenie opisu środowiska (594)
 - Oświetlenie i tekstura (594)
 - Przekształcenia geometryczne (594)
 - Strefa widoczności (595)
 - Przekazanie parametrów do jednostki rasteryzującej (595)
 - o Rendering Engine (596)
 - Teksturowanie (599)
 - Mieszanie kolorów (605)
 - Efekty specjalne (606)
 - o Pamięć lokalna akceleratora 3D (607)
 - Frame Buffer (608)
 - Bufor Z/W (609)
 - Pamięć tekstur (611)
 - Rozmiar pamięci i organizacja (613)
 - Rodzaje pamięci graficznych (617)
 - o RAM-DAC (620)
 - o Dopasowanie monitora do karty (623)
 - Parametry karty (623)
 - Jakość monitora (625)
 - Programy instalacyjne (627)
 - Kanał informacyjny VESA DDC (628)
 - o Podział mocy obliczeniowej (629)
- Przykłady rozwiązań akceleratorów graficznych (631)
 - o Układ Voodoo (631)
 - o Układ Voodoo-2 (632)

Rozdział 10. System odmierzania czasu (633)

- Układ 8253/8254 (633)
- Programowanie generatora 8253/8254 (637)
- Zegar systemowy (641)
- Układ odświeżania pamięci dynamicznej (642)
- Obsługa głośnika (644)
- Drugi układ 8254 i jego zastosowanie (646)

Rozdział 11. Pamięć CMOS-RAM (649)

- Układ scalony MC146818 (650)
- Funkcje BIOS obsługujące pamięć konfiguracji (660)
- Bezpośredni dostęp do pamięci CMOS (663)

Rozdział 12. Łącze równoległe (665)

- Terminologia BIOS-SETUP (667)

- Tryby podstawowe (668)
 - o Tryb standardowy (668)
 - o Tryb półbajtowy (675)
 - o Tryb bajtowy (PS/2) (676)
 - o Tryb EPP (676)
 - o Tryb ECP (680)
- Realizacja portu równoległego w ramach architektury PC (685)
- Dostęp do łącza równoległego poprzez funkcje BIOS (686)
- Dostęp do łącza równoległego z poziomu systemu MS-DOS (690)
- Ogólne zastosowanie łącza równoległego (692)

Rozdział 13. Łącze szeregowo (697)

- o Transmisja synchroniczna (697)
- o Transmisja asynchroniczna (697)
- Asynchroniczna transmisja szeregowo i ramka danych (697)
- Układ scalony 8250 (699)
- Interfejs RS-232C (703)
 - o Tryb simpleksowy (706)
 - o Tryb półdupleksowy (706)
 - o Tryb dwupleksowy (706)
- Dostęp do łącza szeregowo z poziomu systemu MS-DOS (708)
- Funkcje BIOS obsługujące łącze szeregowo (711)
- Bezpośrednie programowanie rejestrów UART (716)
 - o Przerwania generowane przez łącze szeregowo (718)
 - o Prędkość transmisji (721)
 - o Sygnały sterujące (722)
 - o Specyfika układu UART 16450 (724)

Rozdział 14. Klawiatura (725)

- Klawiatury XT, AT i PS/2 (725)
- Mapa klawiatury (727)
- Organizacja obsługi klawiatury przez BIOS (732)
- Funkcje przerwania 16h BIOS (737)
- Bezpośrednie programowanie klawiatury (742)
 - o Port wejściowy i port wyjściowy (749)

Rozdział 15. Pozostałe urządzenia wejścia (753)

- Myszka i jej obsługa (753)
- Game port (760)

Rozdział 16. Złącze USB (763)

- o Specyfikacja (763)
- o Topologia (764)
- o Okablowanie (764)
- o Protokół (765)
- o USB w praktyce (768)

Rozdział 17. Zasilacz (771)

Dodatek A. Programy konfiguracyjne (775)

- o Organizacja systemu bezpieczeństwa (776)
- o System ochrony przed wirusami atakującymi Boot-Sektor (778)
- o System ładowania wartości predefiniowanych (778)
- o Mechanizm opuszczania programu konfiguracyjnego (779)
- o Ogólna konstrukcja blokowa (779)

Dodatek B. Współpraca z magistralą zewnętrzną (813)

- Opis działania (813)
- Wykorzystywane sygnały magistrali (815)
- Zastosowane układy scalone (816)

Dodatek C. CD-ROM dołączony do książki (819)